

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Kentaro NAKAJIMA, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: MAGNETIC MEMORY DEVICE WITH DIVIDED WRITE WIRINGS

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.

Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-268269	September 13, 2002

Certified copies of the corresponding Convention Application(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

were filed in prior application Serial No. filed

were submitted to the International Bureau in PCT Application Number  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

(A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

(B) Application Serial No.(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

Marvin J. McClelland  
Registration Number 61,124

Customer Number

22850

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 9月13日

出願番号

Application Number:

特願2002-268269

[ST.10/C]:

[JP2002-268269]

出願人

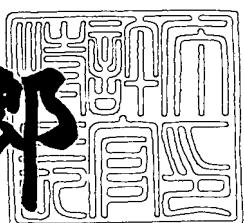
Applicant(s):

株式会社東芝

2003年 5月23日

特許庁長官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3038195

【書類名】 特許願

【整理番号】 A000200522

【提出日】 平成14年 9月13日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/00

【発明の名称】 磁気記憶装置

【請求項の数】 18

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

【氏名】 中島 健太郎

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

【氏名】 砂井 正之

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

【氏名】 細谷 啓司

【発明者】

【住所又は居所】 神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

【氏名】 浅尾 吉昭

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【ブルーフの要否】	要	

【書類名】 明細書

【発明の名称】 磁気記憶装置

【特許請求の範囲】

【請求項1】 第1の方向に延在され、この第1の方向と異なる第2の方向に複数に分割された第1の配線と、

前記第2の方向に延在された第2の配線と、

第1のメモリセル領域内の前記第1及び第2の配線の交点近傍に配置され、分割された前記第1の配線を跨ぐ第1の磁気抵抗効果素子と  
を具備することを特徴とする磁気記憶装置。

【請求項2】 前記第1の配線は、同一面上で分割されていることを特徴とする請求項1に記載の磁気記憶装置。

【請求項3】 前記第1の配線間の距離は、前記第1の磁気抵抗効果素子の前記第2の方向における長さよりも短いことを特徴とする請求項1に記載の磁気記憶装置。

【請求項4】 前記第1の配線に電流を流した際に発生する磁界の強度は、前記第1の磁気抵抗効果素子の面内において複数の極大値を有することを特徴とする請求項1に記載の磁気記憶装置。

【請求項5】 前記極大値は、前記第1の磁気抵抗効果素子の端部に存在することを特徴とする請求項4に記載の磁気記憶装置。

【請求項6】 前記第2の配線が、前記第1の方向に複数に分割されていることを特徴とする請求項1に記載の磁気記憶装置。

【請求項7】 前記第2の配線間の距離は、前記第1の磁気抵抗効果素子の前記第1の方向における長さよりも短いことを特徴とする請求項6に記載の磁気記憶装置。

【請求項8】 前記第1の配線は、ワード線であることを特徴とする請求項1に記載の磁気記憶装置。

【請求項9】 前記第1の配線は、ビット線であることを特徴とする請求項1に記載の磁気記憶装置。

【請求項10】 分割された前記第1の配線のうち、一方の配線は前記第1

の磁気抵抗効果素子と接して配置され、他方の配線は前記第1の磁気抵抗効果素子と離間して配置されている

ことを特徴とする請求項1に記載の磁気記憶装置。

【請求項11】 前記一方の配線は、前記第1の磁気抵抗効果素子に対して書き込み及び読み出し配線として使用され、

前記他方の配線は、前記第1の磁気抵抗効果素子に対して書き込み配線として使用される

ことを特徴とする請求項10に記載の磁気記憶装置。

【請求項12】 前記第1の磁気抵抗効果素子に第1の段差部が設けられていることを特徴とする請求項10に記載の磁気記憶装置。

・【請求項13】 前記第1のメモリセル領域の一方に隣接する第2のメモリセル領域と、

前記第2のメモリセル領域内に配置された第2の磁気抵抗効果素子と、

前記第3のメモリセル領域内に配置された第3の磁気抵抗効果素子と

をさらに具備し、

前記一方の配線は、前記第1のメモリセル領域から前記第2のメモリセル領域内まで延在され、前記第2の磁気抵抗効果素子と離間して配置されており、

前記他方の配線は、前記第1のメモリセル領域から前記第3のメモリセル領域内まで延在され、前記第3の磁気抵抗効果素子と接して配置されている

することを特徴とする請求項10に記載の磁気記憶装置。

【請求項14】 前記一方の配線は、前記第2の磁気抵抗効果素子に対して書き込み配線として使用され、

前記他方の配線は、前記第3の磁気抵抗効果素子に対して書き込み及び読み出し配線として使用される

ことを特徴とする請求項13に記載の磁気記憶装置。

【請求項15】 前記第2の磁気抵抗効果素子に第2の段差部が設けられ、前記第3の磁気抵抗効果素子に第3の段差部が設けられていることを特徴とする請求項13に記載の磁気記憶装置。

【請求項16】 分割された前記第1の配線は、前記第1のメモリセル領域の外側に位置する周辺回路領域で接続されていることを特徴とする請求項1に記載の磁気記憶装置。

【請求項17】 前記第1のメモリセル領域と前記周辺回路領域とは、前記第1の配線の配線ピッチが異なることを特徴とする請求項16に記載の磁気記憶装置。

【請求項18】 前記第1のメモリセル領域の前記第1の方向に隣接する第4のメモリセル領域と、

前記第4のメモリセル領域内に配置された第4の磁気抵抗効果素子とをさらに具備し、

分割された前記第1の配線の一部が前記第4の磁気抵抗効果素子の書き込み配線としても使用される

ことを特徴とする請求項1に記載の磁気記憶装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、強磁性体を用いた情報再生技術に係わり、特に磁気抵抗効果素子を利用した磁気記憶装置に関する。

##### 【0002】

##### 【従来の技術】

磁気ランダムアクセスメモリ (Magnetic Random Access Memory: 以下MRA Mと略記) とは、情報の記録媒体として強磁性体の磁化方向を利用した、記録情報を隨時、書き換え、保持、読み出すことができる固体メモリの総称である。

##### 【0003】

MRA Mのメモリセルは、通常複数の強磁性体を積層した構造を有する。情報の記録は、メモリセルを構成する複数の強磁性体の磁化の相対配置を平行又は反平行にし、この平行又は反平行の状態を2進の情報“1”、“0”にそれぞれ対応させて行う。記録情報の書き込みは、クロスストライプ状に配置された書き込み配線に電流を流し、この電流によって生じる電流磁界により、各セルの強磁性

体の磁化方向を反転させることによって行われる。記録保持時の消費電力は原理的にゼロであり、また電源を切っても記録保持が行われる不揮発性メモリである。一方、記録情報の読み出しは、セルを構成する強磁性体の磁化方向とセンス電流との相対角又は複数の強磁性層間の磁化の相対角によってメモリセルの電気抵抗が変化する現象、いわゆる磁気抵抗効果を利用して行う。

## 【0004】

MRAMの機能と従来の誘電体を用いた半導体メモリの機能とを比較すると、  
 (1) 完全な不揮発性であり、また  $10^{15}$  回以上の書き換えが可能であること、  
 (2) 非破壊読み出しが可能であり、リフレッシュ動作を必要としないため読み出しサイクルを短くすることが可能であること、(3) 電荷蓄積型のメモリセルに比べ、放射線に対する耐性が強いこと、等の多くの利点を有している。MRAMの単位面積あたりの集積度、書き込み及び読み出し時間は、おおむねDRAMと同程度となりうることが予想される。従って、不揮発性という大きな特色を生かし、携帯機器用の外部記録装置、LSI混載用途、さらにはパーソナルコンピューターの主記憶メモリへの応用が期待されている。

## 【0005】

現在、実用化の検討が進められているMRAMでは、メモリセルに強磁性トンネル効果 (Tunnel Magneto-Resistance: 以下TMR効果と略記) を示す素子を用いている (例えば、非特許文献1参照。)。このTMR効果を示す素子 (以下TMR素子と略記) は、主として強磁性層/絶縁層/強磁性層からなる3層膜で構成され、絶縁層をトンネルして電流が流れる。トンネル抵抗値は、両強磁性金属層の磁化の相対角の余弦に比例して変化し、両磁化が反平行の場合に極大値をとる。例えばNiFe/Co/A<sub>1</sub><sub>2</sub>O<sub>3</sub>/Co/NiFeからなるトンネル接合では、500eV以下の低磁界において25%を越える磁気抵抗変化率が見いだされている (例えば、非特許文献2参照。)。TMR素子の構造としては、磁界感度の改善を目的として、一方の強磁性体に隣接して反強磁性体を配置し、磁化方向を固定させた、いわゆるスピナーバルブ構造のもの (例えば、非特許文献3参照。)、また磁気抵抗変化率のバイアス依存性を改善するために、2重のトンネルバリアを設けたもの (例えば、非特許文献4参照。) が、知られている。

【0006】

【非特許文献1】

Roy Scheuerlein, et al., A 10ns Read and Write Non-Volatile Memory Array Using a Magnetic Tunnel Junction and FET Switch in each Cell, 「2000 ISSCC Digest of Technical Papers」, (米国), 2000年2月, p.128-129

【0007】

【非特許文献2】

M Sato, et al., Spin-Valve-Like Properties and Annealing Effect in Ferromagnetic Tunnel Junctions, 「IEEE Trans.Mag.」, (米国), 1997年, 第33巻, 第5号, p.3553-3555

【0008】

【非特許文献3】

M Sato, et al., Spin-Valve-Like Properties of Ferromagnetic Tunnel Junctions, 「Jpn.J.Appl.Phys.」, 1997年, 第36巻, Part 2, p.200-201

【0009】

【非特許文献4】

K Inomata, et al., Spin-dependent tunneling between a soft ferromagnetic layer and hard magnetic nano particles, 「Jpn.J.Appl.Phys.」, 1997年, 第36巻, Part 2, p.1380-1383

【0010】

【特許文献1】

米国特許第5,940,319号明細書

【0011】

【特許文献2】

米国特許第5,956,267号明細書

【0012】

【特許文献3】

国際公開第00/10172号パンフレット

【0013】

【特許文献4】

特開平8-306014号公報

【0014】

【特許文献5】

米国特許第5,946,228号明細書

【0015】

【特許文献6】

米国特許第6,072,718号明細書

【0016】

【特許文献7】

米国特許第6,104,633号明細書

【0017】

【特許文献8】

米国特許第6,005,800号明細書

【0018】

【特許文献9】

米国特許第6,081,445号明細書

【0019】

【特許文献10】

米国特許第6,134,139号明細書

【0020】

【特許文献11】

米国特許第6,005,800号明細書

【0021】

【発明が解決しようとする課題】

しかしながら、Gb級以上の集積度を持つMRAMを開発するためには、解決すべき課題が幾つか残っている。

【0022】

このMRAM開発の課題の一つとして、書き込み電流の低減があげられる。従来提案されているMRAMでは、図15(a), (b)に示すように、配線ww1, b1に電流を流して、この電流により発生した磁界で磁気抵抗効果素子(以下MTJ (Magnetic Tunnel Junction)と称す)11の記録層の磁化を反転させる。配線ww1, b1から発生する磁界強度は、配線ww1, b1の電流値と配線ww1, b1-MTJ11間の距離とに依存して変化するが、従来知られている報告例ではおよそ数Oe/mA程度である。さらに、MTJ11の記録層の磁化反転閾値(以下スイッチング磁界Hswと定義)は、次式(1)のようにMTJ11の磁化困難軸方向のサイズ(以下セル幅wと定義)に反比例して増大する。尚、式(1)において、従来知られているAの値は10~20Oe mである。

## 【0023】

$$H_{sw} = H_{sw}^0 + A/w \dots (1)$$

ここで、配線の信頼性を考えた場合、エレクトロマイグレーションが一つの制限を与える。エレクトロマイグレーションは配線電流密度で加速される。そして、現在LSI製造に用いられているAl-Cu配線、Cu配線における電流密度の上限は、それぞれおよそ  $10 \text{ mA/m}^2$ 、 $100 \text{ mA/m}^2$  程度である。仮に、Gb級の集積度の実現に必要な0.1mルールでの製造を考えた場合、Cu配線を用いた場合でも配線に流せる電流値の上限は1mA程度であり、この電流により発生する磁界の値は数Oe程度である。一方、0.1m程度のサイズのMTJのスイッチング磁界は、式(1)に従うと数100Oe以上になる。すなわち、現状の技術では、Gb級のMRAMの実現は、非常に困難であった。

## 【0024】

尚、この点を解決するため、例えば、特許文献1、特許文献2、特許文献3、また特許文献4に記載されているように、配線の周囲に高透磁率の磁性材料によるキーパー層又はヨーク構造を設けた例が提案されている。これらの方針は、配線の周囲に発生した磁束をキーパー層又はヨーク構造内に収束させることで、MTJ近傍に生じる磁界の向上を図り、書き込み電流値の低減を目的としたものである。また、配線とMTJの配置を変化させることで書き込み電流値の低減を図った例として、例えば、特許文献5、特許文献6、特許文献7、特許文献8を開

示された方式もある。また、書き換え電流値の許容幅を高めることを目的として、書き換え時の電流方向とMTJの容易軸方向とを相対角を適宜制御した例として、特許文献9、特許文献10、特許文献11に開示された方法が知られている。

### 【0025】

本発明は上記課題を解決するためになされたものであり、その目的とするところは、書き込み電流を低減することが可能な磁気記憶装置を提供することにある。

### 【0026】

#### 【課題を解決するための手段】

本発明は、前記目的を達成するために以下に示す手段を用いている。

### 【0027】

本発明の第1の視点による磁気記憶装置は、第1の方向に延在され、この第1の方向と異なる第2の方向に複数に分割された第1の配線と、前記第2の方向に延在された第2の配線と、第1のメモリセル領域内の前記第1及び第2の配線の交点近傍に配置され、分割された前記第1の配線を跨ぐ第1の磁気抵抗効果素子とを具備する。

### 【0028】

#### 【発明の実施の形態】

本発明の実施の形態を以下に図面を参照して説明する。この説明に際し、全図にわたり、共通する部分には共通する参照符号を付す。

### 【0029】

#### 【第1の実施形態】

第1の実施形態は、1つの磁気抵抗効果素子に対する書き込みワード線を、同一平面上で複数に分割したものである。

### 【0030】

図1(a)は、本発明の第1の実施形態に係る磁気記憶装置の模式的な平面図を示す。図1(b)は、図1のIB-IB線に沿った磁気記憶装置の断面図を示す。

## 【0031】

図1 (a), (b) に示すように、ビット線BL及び書き込みワード線WWL間のビット線BL及び書き込みワード線WWLの交点付近に、磁気抵抗効果素子11が配置されている。この磁気抵抗効果素子11の上面にはビット線BLが接続され、磁気抵抗効果素子11の下面には下部金属層12及びコンタクト13を介してMOSトランジスタ等のスイッチング素子(図示せず)が接続されている。

## 【0032】

そして、第1の実施形態に係る磁気記憶装置は、1つの磁気抵抗効果素子11に対して、複数に分割された書き込みワード線WWL1, WWL2が同一平面上に配置されている。この書き込みワード線WWL1, WWL2は、延在方向と異なる方向、すなわち磁気抵抗効果素子11の長さX方向に、分割されている。そして、書き込みワード線WWL1, WWL2の間隔Dは、磁気抵抗効果素子11の長さXよりも短くなっている。従って、磁気抵抗効果素子11は、書き込みワード線WWL1, WWL2を跨いでいる。

## 【0033】

ここで、磁気抵抗効果素子11は、長さXが幅Yよりも大きなアスペクト比が1以上の矩形の形状であることが望ましい。これは、残留磁化状態での角型比を向上させるため、また磁化反転時の磁界閾値及びその閾値ばらつきを低減させるためである。このような磁気抵抗効果素子11を形成するには、幅Yを加工時の最小加工寸法に設定すれば、長さXは最小加工寸法よりも大きくなり、アスペクト比が1以上の矩形形状となる。

## 【0034】

尚、磁気抵抗効果素子11にデータを書き込む場合は、ビット線BL及び書き込みワード線WWL1, WWL2が用いられる。一方、磁気抵抗効果素子11に書き込まれたデータを読み出す場合は、ビット線BL及びスイッチング素子が用いられる。この際、スイッチング素子としてMOSトランジスタを使用した場合は、MOSトランジスタのゲートが読み出しワード線として機能する。

## 【0035】

また、磁気抵抗効果素子11は、例えば、磁化の向きが固定された磁化固着層（磁性層）と、トンネル接合層（非磁性層）と、磁化の向きが反転する磁気記録層（磁性層）とからなるTMR（Tunnel Magneto-Resistance）素子である。また、TMR素子は、上記のような1層のトンネル接合層からなる1重トンネル接合構造であってもよいし、2層のトンネル接合層からなる2重トンネル接合構造であってもよい。さらに、磁化固着層及び磁気記録層の少なくとも一方は、強磁性層と非磁性層と強磁性層とからなる3層構造であってもよい。

#### 【0036】

以上のような第1の実施形態によれば、磁気抵抗効果素子11の付近の書き込み電流の磁界分布が、書き込みワード線を分割しない場合と異なる。この点について、図2（a），（b）乃至図6（a），（b）を用いて、具体的に説明する。

#### 【0037】

図2（a）乃至図6（a）において、破線は、第1の実施形態における書き込みワード線WWL1，WWL2から発生するそれぞれの磁界強度を示し、実線は、第1の実施形態における書き込みワード線WWL1，WWL2の発生磁界の和の磁界強度を示し、点線は、従来例における分割されていない書き込みワード線ww1から発生する磁界強度を示す。尚、図2（a）乃至図6（a）は、書き込みワード線WWL1，WWL2，ww1の表面から50nm離れた点での磁界の一次元分布である。

#### 【0038】

図2（b）乃至図6（b）において、第1の実施形態では、書き込みワード線WWL1，WWL2にそれぞれ1mAの電流を流し、従来例では、書き込みワード線ww1に2mAの電流を流している。つまり、第1の実施形態で書き込みワード線WWL1，WWL2に流す電流値の和を、従来例で書き込みワード線ww1に流す電流値と等しくしている。

#### 【0039】

図2（a）は、書き込みワード線WWL1，WWL2及び従来例の書き込みワード線ww1における端部の位置が、磁気抵抗効果素子11の端部の位置と等し

い場合における磁界強度分布の違いを示している。つまり、図2（b）に示すように、第1の実施形態における書き込みワード線WWL1, WWL2は、幅100nm、高さ100nmの正方形として、100nmの間隔を設けて同一平面上に配置し、従来例における書き込みワード線ww1は、幅300nm、高さ100nmの長方形とする。この場合、第1の実施形態における合成磁界強度は、従来例と比較して、磁気抵抗効果素子11の中心部では小さくなるが、磁気抵抗効果素子11の端部付近では大きくなる。

#### 【0040】

図3（a）は、書き込みワード線WWL1, WWL2における端部の位置が磁気抵抗効果素子11の端部の位置と等しく、かつ、従来例の書き込みワード線ww1における端部の位置が磁気抵抗効果素子11の端部よりも外側に位置する場合における磁界強度分布の違いを示している。つまり、図3（b）に示すように、第1の実施形態における書き込みワード線WWL1, WWL2は、幅100nm、高さ100nmの正方形として、100nmの間隔を設けて同一平面上に配置し、従来例における書き込みワード線ww1は、幅400nm、高さ100nmの長方形とする。この場合、図2（a）と同様に、第1の実施形態における合成磁界強度は、従来例と比較して、磁気抵抗効果素子11の中心部では小さくなるが、磁気抵抗効果素子11の端部付近では大きくなる。さらに、第1の実施形態における合成磁界強度は、図2（a）よりも図3（a）の場合の方が、従来例よりも磁気抵抗効果素子11の端部付近を大きくできる。つまり、従来例の配線ww1において幅／高さの比が大きいほど、配線を分割した場合、磁気抵抗効果素子11の端部付近で磁界強度を大きくするという効果を高められる。

#### 【0041】

図4（a）は、書き込みワード線WWL1, WWL2における端部の位置が磁気抵抗効果素子11の端部よりも内側に位置し、かつ、従来例の書き込みワード線ww1における端部の位置が磁気抵抗効果素子11の端部の位置と等しい場合における磁界強度分布の違いを示している。つまり、図4（b）に示すように、第1の実施形態における書き込みワード線WWL1, WWL2は、幅100nm、高さ100nmの正方形として、図2（b），図3（b）の場合より小さな50

$n\text{ m}$ の間隔を設けて同一平面上に配置し、従来例における書き込みワード線WWL1は、幅300nm、高さ100nmの長方形とする。この場合、図2(a)の場合とは異なり、第1の実施形態は、従来例と比較して、磁気抵抗効果素子11の面内においてより均一な合成磁界分布で、より高い強度の合成磁界が得られる。

#### 【0042】

図5(a)は、書き込みワード線WWL1, WWL2における端部の位置が磁気抵抗効果素子11の端部よりも外側に位置し、かつ、従来例の書き込みワード線WWL1における端部の位置が磁気抵抗効果素子11の端部の位置と等しい場合における磁界強度分布の違いを示している。つまり、図5(b)に示すように、第1の実施形態における書き込みワード線WWL1, WWL2は、幅100nm、高さ100nmの正方形として、図2(b), 図3(b)の場合より大きな200nmの間隔を設けて同一平面上に配置し、従来例における書き込みワード線WWL1は、幅300nm、高さ100nmの長方形とする。この場合、図2(a)と同様に、第1の実施形態における合成磁界強度は、従来例と比較して、磁気抵抗効果素子11の中心部では小さくなるが、磁気抵抗効果素子11の端部付近では大きくなる。さらに、図5(a)における磁気抵抗効果素子11の端部での磁界の大きさは、図2(a)の場合よりも大きくなる。すなわち、分割した書き込みワード線WWL1, WWL2の間隔を広げると磁気抵抗効果素子11近傍の磁界分布は双峰状になり、その磁界の最大値は分割しない場合に比べより大きくなる傾向を示す。

#### 【0043】

図6(a)は、書き込みワード線WWL1, WWL2及び従来例の書き込みワード線WWL1における端部の位置が磁気抵抗効果素子11の端部よりも外側に位置する場合における磁界強度分布の違いを示している。つまり、図6(b)に示すように、第1の実施形態における書き込みワード線WWL1, WWL2は、幅100nm、高さ100nmの正方形として、図2(b), 図3(b)の場合より大きな200nmの間隔を設けて同一平面上に配置し、従来例における書き込みワード線WWL1は、幅400nm、高さ100nmの長方形とする。この場合、

図2 (a) と同様に、第1の実施形態における合成磁界強度は、従来例と比較して、磁気抵抗効果素子11の中心部では小さくなるが、磁気抵抗効果素子11の端部付近では大きくなる。

## 【0044】

ところで、磁気抵抗効果素子の磁化の反転は、次のように起こると考えられている。

## 【0045】

図7は、矩形の磁気抵抗効果素子の磁化を反転させる場合の磁化状態を模式的に示したものである。動的磁化過程の計算、また実際の実験によれば、およそ0.1  $\mu$ m程度の幅の矩形の強磁性体では、端部より磁化反転が始まり、中心部に向けて磁化反転が伝播していくことが知られている。このような知見は、強磁性体の面内に対して均一に磁界を印加した場合に得られたものである。しかし、図7に示すように、磁化過程が、逆磁区の発生～逆磁区拡大又は磁壁伝播で進むことを考慮すると、従来のように、磁気抵抗効果素子に均一に磁界をかける必要はない。

## 【0046】

すなわち、上記図2 (a) 乃至図6 (a) で示したように、第1の実施形態の磁界分布のように磁気抵抗効果素子11の端部と中心部で磁界強度が異なってもよく、磁気抵抗効果素子11の端部の磁界が中心部の磁界に比べて高い方がより容易に磁化反転が生じる。

## 【0047】

上記第1の実施形態によれば、1つの磁気抵抗効果素子11に対して、分割した書き込みワード線WWL1, WWL2を用いている。このため、書き込みワード線WWLが磁気抵抗効果素子11に与える磁界は、書き込みワード線WWL1, WWL2の合成磁界になる。つまり、従来例のように分割されていない1本の書き込みワード線ww1が磁気抵抗効果素子11に与える磁界強度と同様の磁界強度を与えるには、1本の書き込みワード線ww1に流した1/2の電流を各書き込みワード線WWL1, WWL2に流せばよいことになる。従って、分割された書き込みワード線WWL1, WWL2を用いることで、従来例よりも、各書き

込みワード線WWL1, WWL2に流す書き込み電流を低減することができる。

【0048】

また、書き込みワード線WWL1, WWL2の間隔Dなどで、磁気抵抗効果素子11に対する位置を変更することで、磁気抵抗効果素子11に対して種々の磁界分布を形成することができる。従って、例えば、書き込みワード線WWL1, WWL2を磁気抵抗効果素子11の端部付近に配置することで、磁気抵抗効果素子11の端部の磁界強度を中心部の磁界強度よりも高めることができ、磁気抵抗効果素子11の磁化反転を容易にすることができます。

【0049】

【第2の実施形態】

第1の実施形態は書き込みワード線を分割した例であったのに対し、第2の実施形態はビット線を分割した例である。

【0050】

図8(a)は、本発明の第2の実施形態に係る磁気記憶装置の模式的な平面図を示す。図8(b)は、図8のVIIIB-VIIIB線に沿った磁気記憶装置の断面図を示す。

【0051】

図8(a), (b)に示すように、第2の実施形態において、第1の実施形態と異なる点は、書き込みワード線WWLではなく、ビット線BLが分割されている点である。つまり、ビット線BL1, BL2が同一平面上に配置されている。そして、ビット線BL1, BL2の間隔Dは、磁気抵抗効果素子11の長さXよりも短くなっているため、磁気抵抗効果素子11は、ビット線BL1, BL2を跨いでいる。

【0052】

尚、磁気抵抗効果素子11にデータを書き込む場合は、ビット線BL1, BL2及び書き込みワード線WWLが用いられる。一方、磁気抵抗効果素子11に書き込まれたデータを読み出す場合は、ビット線BL1, BL2及びスイッチング素子が用いられる。

【0053】

上記第2の実施形態によれば、第1の実施形態と同様、分割されたビット線B L 1, B L 2を用いることで、従来例よりも、各ビット線B L 1, B L 2に流す書き込み電流を低減することができる。

【0054】

【第3の実施形態】

第3の実施形態は、第2の実施形態の変形例であり、分割されたビット線の一方を磁気抵抗効果素子と離間させ、他方を磁気抵抗効果素子に接するように配置している。

【0055】

図9は、本発明の第3の実施形態に係る磁気記憶装置の断面図を示す。図9に示すように、第3の実施形態において、第2の実施形態と異なる点は、磁気抵抗効果素子11に段差部14を設け、ビット線B L 1は磁気抵抗効果素子11と接して配置し、ビット線B L 2は磁気抵抗効果素子11と離間して配置している点である。

【0056】

そして、磁気抵抗効果素子11にデータを書き込む場合は、ビット線B L 1, B L 2及び書き込みワード線WWLが用いられる。一方、磁気抵抗効果素子11に書き込まれたデータを読み出す場合は、ビット線B L 1及びスイッチング素子が用いられる。すなわち、書き込み時には、分割されたビット線B L 1, B L 2が全て用いられ、読み出し時には、分割されたビット線B L 1, B L 2のうち磁気抵抗効果素子11に接するビット線B L 1のみが用いられる。

【0057】

上記第3の実施形態によれば、第2の実施形態と同様の効果を得ることができる。

【0058】

さらに、第3の実施形態では、読み出し時に、分割されたビット線B L 1, B L 2のうち磁気抵抗効果素子11に接するビット線B L 1のみを用いる。このため、第2の実施形態よりも、読み出し時に使用する電流量を低減することができる。

## 【0059】

尚、第3の実施形態は、隣接するメモリセル間で、ビット線BL1, BL2を共有してもよい。つまり、図10に示すように、第1のメモリセルの書き込み及び読み出し用ビット線BL1を、第2のメモリセルの書き込み用ビット線として使用し、第1のメモリセルの書き込み用ビット線BL2を、第3のメモリセルの書き込み及び読み出し用ビット線として使用してもよい。図10の場合、上記第3の実施形態における効果が得られるだけでなく、メモリセル領域の専有面積を縮小することもできる。

## 【0060】

## [第4の実施形態]

第4の実施形態は、第1の実施形態の変形例であり、分割された書き込みワード線を周辺回路領域で接続する例である。

## 【0061】

図11(a)は、本発明の第4の実施形態に係る磁気記憶装置の模式的な平面図を示す。図11(b)は、図11のXIB-XIB線に沿った磁気記憶装置の断面図を示す。

## 【0062】

図11(a), (b)に示すように、第4の実施形態において、第1の実施形態と異なる点は、書き込みワード線WWL1, WWL2が、メモリセル領域の外側に位置する周辺回路領域において接続されている点である。つまり、メモリセル領域では書き込みワード線は分割されており、周辺回路領域では書き込みワード線は1本の配線になっている。従って、メモリセル領域と周辺回路領域では、書き込みワード線の配線ピッチが異なる。

## 【0063】

上記第4の実施形態によれば、第1の実施形態と同様の効果を得ることができる。

## 【0064】

さらに、第4の実施形態では、周辺回路領域では、分割された書き込みワード線が接続されて1本の配線になっている。このため、書き込みワード線の断面積

が大きくなる。従って、チップ全体での配線抵抗を低減させることが可能である。

【0065】

尚、第4の実施形態では、図12に示すように、ビット線BLを分割し、この分割されたビット線BL1, BL2を周辺回路領域で接続してもよい。

【0066】

【第5の実施形態】

第1の実施形態では、分割された書き込みワード線の全ての配線を隣接セルでも用いていたのに対し、第5の実施形態では、分割された書き込みワード線の一部の配線のみを隣接セルで用いた例である。

【0067】

図13(a)は、本発明の第5の実施形態に係る磁気記憶装置の模式的な平面図を示す。図13(b)は、図13のXIIIB-XIIIB線に沿った磁気記憶装置の断面図を示す。

【0068】

図13(a), (b)に示すように、第5の実施形態において、第1の実施形態と異なる点は、分割された書き込みワード線WWL1, WWL2, WWL3に対して磁気抵抗効果素子11a, 11b, 11c, 11dが互い違いに配置され、書き込みワード線WWL2のみを隣接セルで共有している点である。

【0069】

つまり、第1の磁気抵抗効果素子11aにデータを書き込む場合は、2本の書き込みワード線WWL1, WWL2とビット線BL1とが用いられる。第2の磁気抵抗効果素子11bにデータを書き込む場合は、2本の書き込みワード線WWL2, WWL3とビット線BL2とが用いられる。第3の磁気抵抗効果素子11cにデータを書き込む場合は、2本の書き込みワード線WWL1, WWL2とビット線BL3とが用いられる。第4の磁気抵抗効果素子11dにデータを書き込む場合は、2本の書き込みワード線WWL2, WWL3とビット線BL4とが用いられる。

【0070】

上記第5の実施形態によれば、第1の実施形態と同様の効果を得ることができ  
る。

【0071】

さらに、第5の実施形態は、書き込み時における隣接セル間の干渉を抑制でき  
るという効果を有する。この効果について以下に説明する。

【0072】

通常、書き込み時には、2本の書き込み配線を選択し、これら書き込み配線の  
交点に生じる合成磁界により、選択セルの磁気抵抗効果素子の記録層の磁化を反  
転させる。この場合、選択セル以外にいずれかの書き込み配線からの磁界を受ける  
半選択セルが存在し、半選択セルへの誤書き込みの問題があった。この誤書き  
込みの問題を防ぐために、書き換え動作時には選択セルの磁化は反転し、かつ半  
選択セルの磁化は反転しないように、書き換え電流値を調整する必要がある。大  
規模アレイでは、スイッチング磁界に分布が生じるために、一般に書き換え電流  
値の許容幅は非常に小さくなってしまう。

【0073】

このような問題に対して、第5の実施形態では、分割された書き込みワード線  
の一部の配線だけを隣接セルでも使用する。このため、一つのセルが選択された  
ときに、その隣接セルには一つの書き込みワード線しか対応していないことにな  
る。つまり、図13で説明すると、第1の磁気抵抗効果素子11aにデータを書  
き込む場合はWWL1, WWL2とBL1を選択するが、隣接する第2の磁気抵  
抗効果素子11bの書き込みワード配線はWWL2, WWL3であるため、WW  
L2から発生する磁界だけでは第2の磁気抵抗効果素子11bの磁化は反転しな  
い。従って、隣接セルの誤書き込みを低減することができる。

【0074】

尚、第5の実施形態では、図14(a), (b)に示すように、ビット線BL  
を分割し、この分割されたビット線BL1, BL2, BL3の一部の配線だけを  
隣接セルで使用してもよい。

【0075】

その他、本発明は、上記各実施形態に限定されるものではなく、実施段階では

その要旨を逸脱しない範囲で、種々に変形することが可能である。例えば、上記第1乃至第5の実施形態では、説明を容易にするために、配線の分割数を2本としたが、3本以上の複数本に分割してもよい。また、ワード線とビット線は直交している必要はなく、有限の角度を持って交差していればよい。また、ビット線とワード線の両方が分割されていてもよく、例えば、図1(a)におけるビット線BLをさらに分割する場合は、分割されたビット線間の距離は磁気抵抗効果素子の幅Yよりも短くすることが望ましい。

#### 【0076】

さらに、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題が解決でき、発明の効果の欄で述べられている効果が得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

#### 【0077】

##### 【発明の効果】

以上説明したように本発明によれば、書き込み電流を低減することが可能な磁気記憶装置を提供できる。

##### 【図面の簡単な説明】

###### 【図1】

図1(a)は、本発明の第1の実施形態に係る磁気記憶装置を示す模式的な平面図、図1(b)は、図1のIB-IB線に沿った磁気記憶装置を示す断面図。

###### 【図2】

図2(a)は、第1の実施形態と従来例の書き込み電流の磁界分布を示す図、図2(b)は、第1の実施形態と従来例の書き込みワード線を示す断面図。

###### 【図3】

図3(a)は、第1の実施形態と従来例の書き込み電流の他の磁界分布を示す図、図3(b)は、第1の実施形態と従来例の他の書き込みワード線を示す断面図。

## 【図4】

図4 (a) は、第1の実施形態と従来例の書き込み電流の他の磁界分布を示す図、図4 (b) は、第1の実施形態と従来例の他の書き込みワード線を示す断面図。

## 【図5】

図5 (a) は、第1の実施形態と従来例の書き込み電流の他の磁界分布を示す図、図5 (b) は、第1の実施形態と従来例の他の書き込みワード線を示す断面図。

## 【図6】

図6 (a) は、第1の実施形態と従来例の書き込み電流の他の磁界分布を示す図、図6 (b) は、第1の実施形態と従来例の他の書き込みワード線を示す断面図。

## 【図7】

本発明の第1の実施形態に係る強磁性体の磁化の変化を示す図。

## 【図8】

図8 (a) は、本発明の第2の実施形態に係る磁気記憶装置を示す模式的な平面図、図8 (b) は、図8のVIIIB-VIIIB線に沿った磁気記憶装置を示す断面図。

## 【図9】

本発明の第3の実施形態に係る磁気記憶装置を示す断面図。

## 【図10】

本発明の第3の実施形態に係る他の磁気記憶装置を示す断面図。

## 【図11】

図11 (a) は、本発明の第4の実施形態に係る磁気記憶装置を示す模式的な平面図、図11 (b) は、図11のXI B-XI B線に沿った磁気記憶装置を示す断面図。

## 【図12】

本発明の第4の実施形態に係る他の磁気記憶装置を示す断面図。

## 【図13】

図13 (a) は、本発明の第5の実施形態に係る磁気記憶装置を示す模式的な平面図、図13 (b) は、図13のXIIIB-XIIIB線に沿った磁気記憶装置を示す断面図。

## 【図14】

図14 (a) は、本発明の第5の実施形態に係る他の磁気記憶装置を示す模式的な平面図、図14 (b) は、図14のXIVB-XIVB線に沿った磁気記憶装置を示す断面図。

## 【図15】

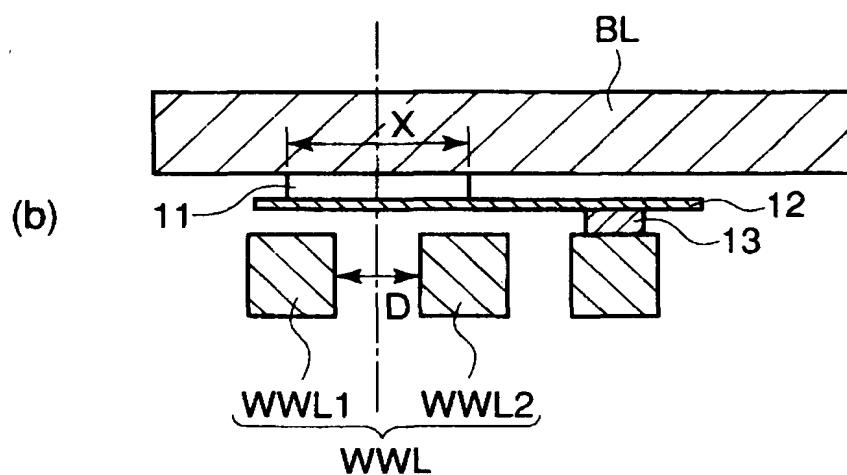
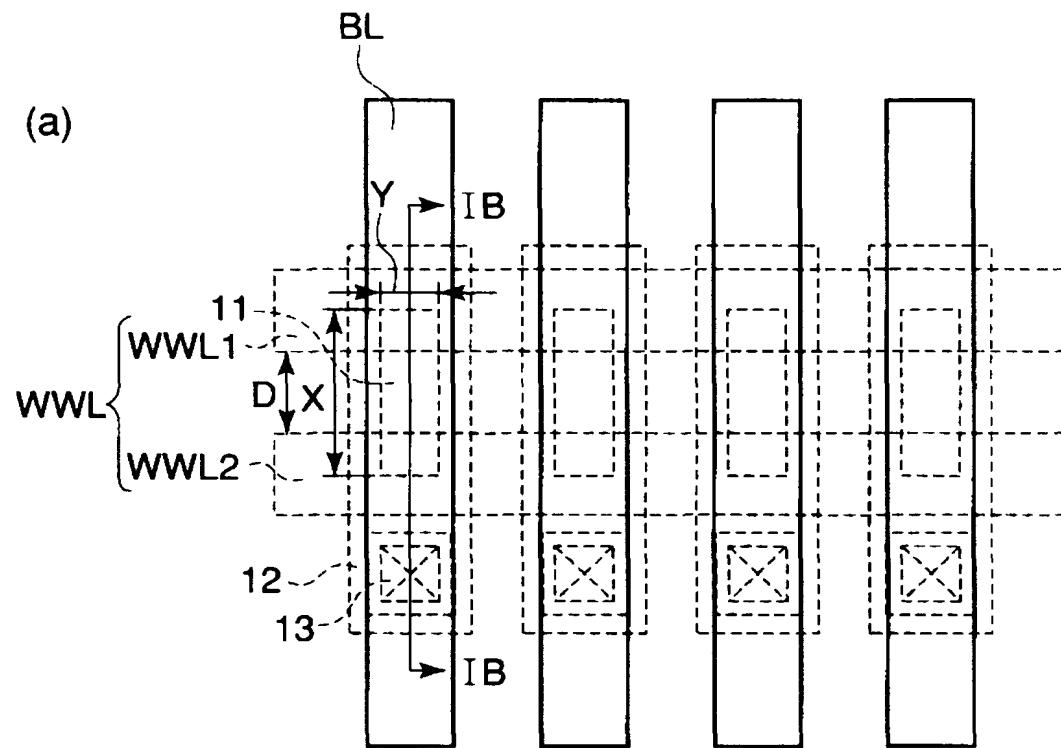
図15 (a) は、従来技術による磁気記憶装置を示す模式的な平面図、図15 (b) は、図15のXVB-XVB線に沿った磁気記憶装置を示す断面図。

## 【符号の説明】

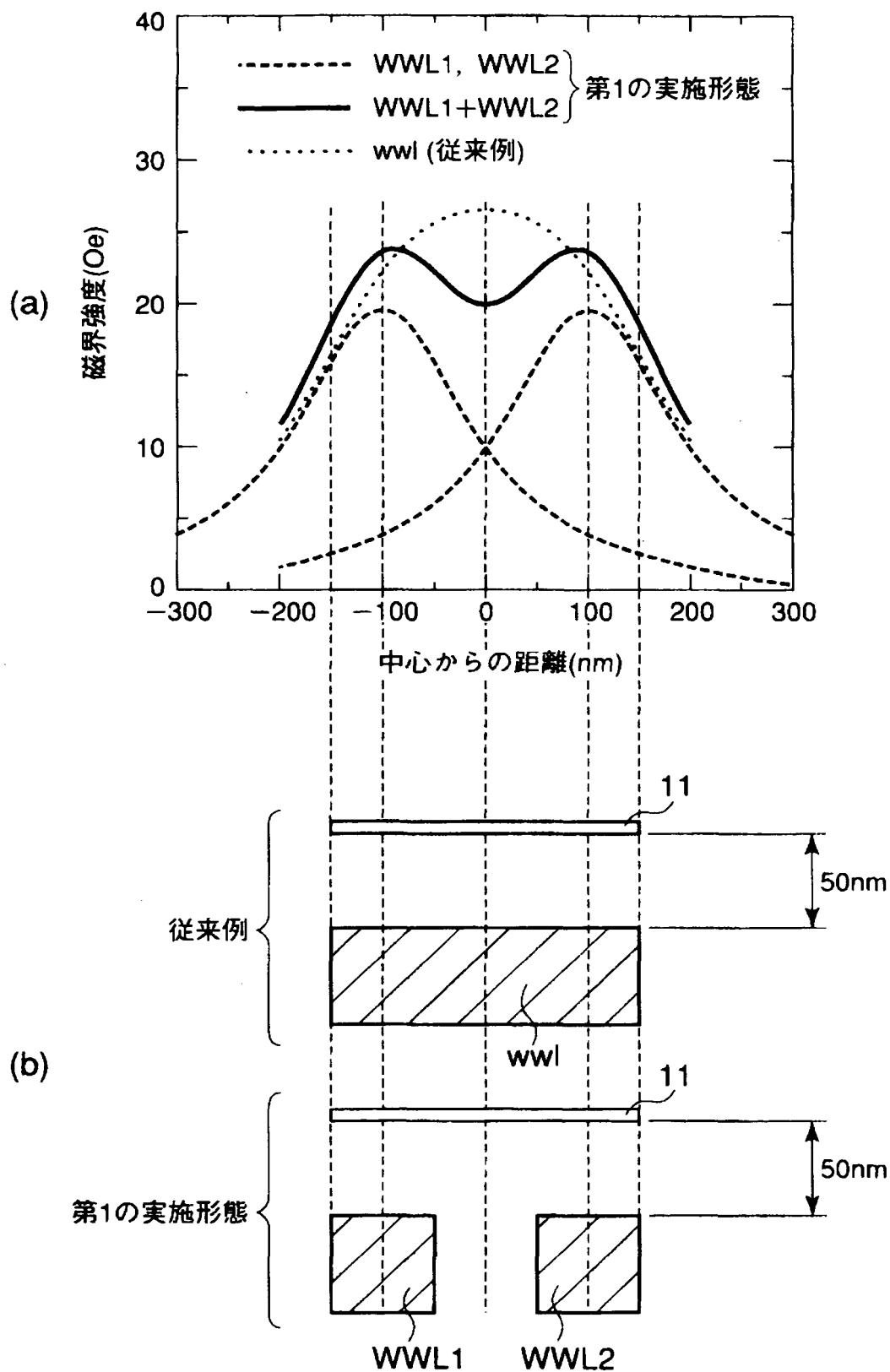
11、11a、11b、11c…磁気抵抗効果素子、  
 12、12a、12b、12c…下部金属層、  
 13、13a、13b、13c…コンタクト、  
 14、14a、14b、14c…段差部、  
 BL、BL1、BL2、BL3、BL4…ピット線、  
 WWL、WWL1、WWL2、WWL3…書き込みワード線。

【書類名】図面

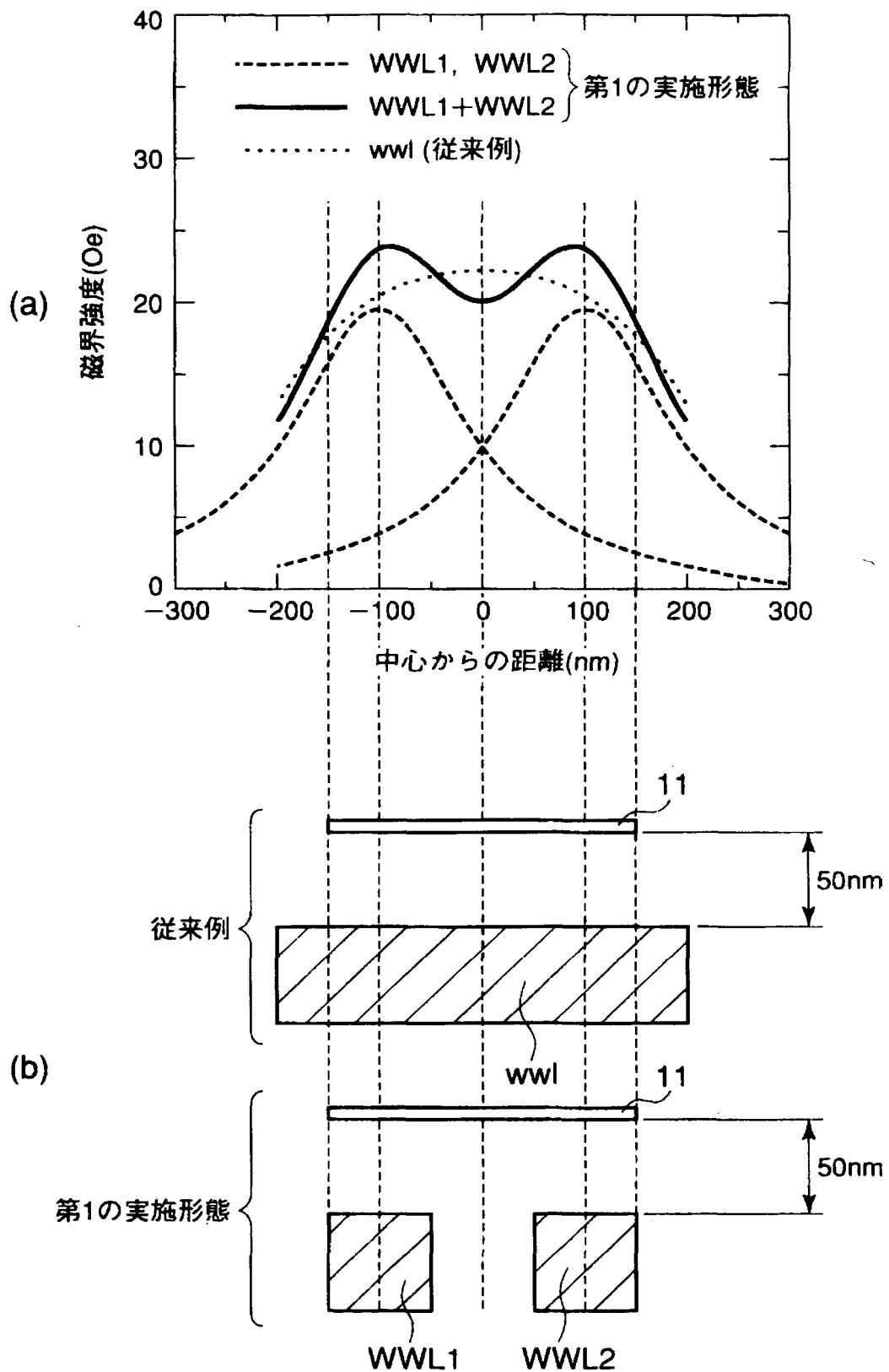
【図1】



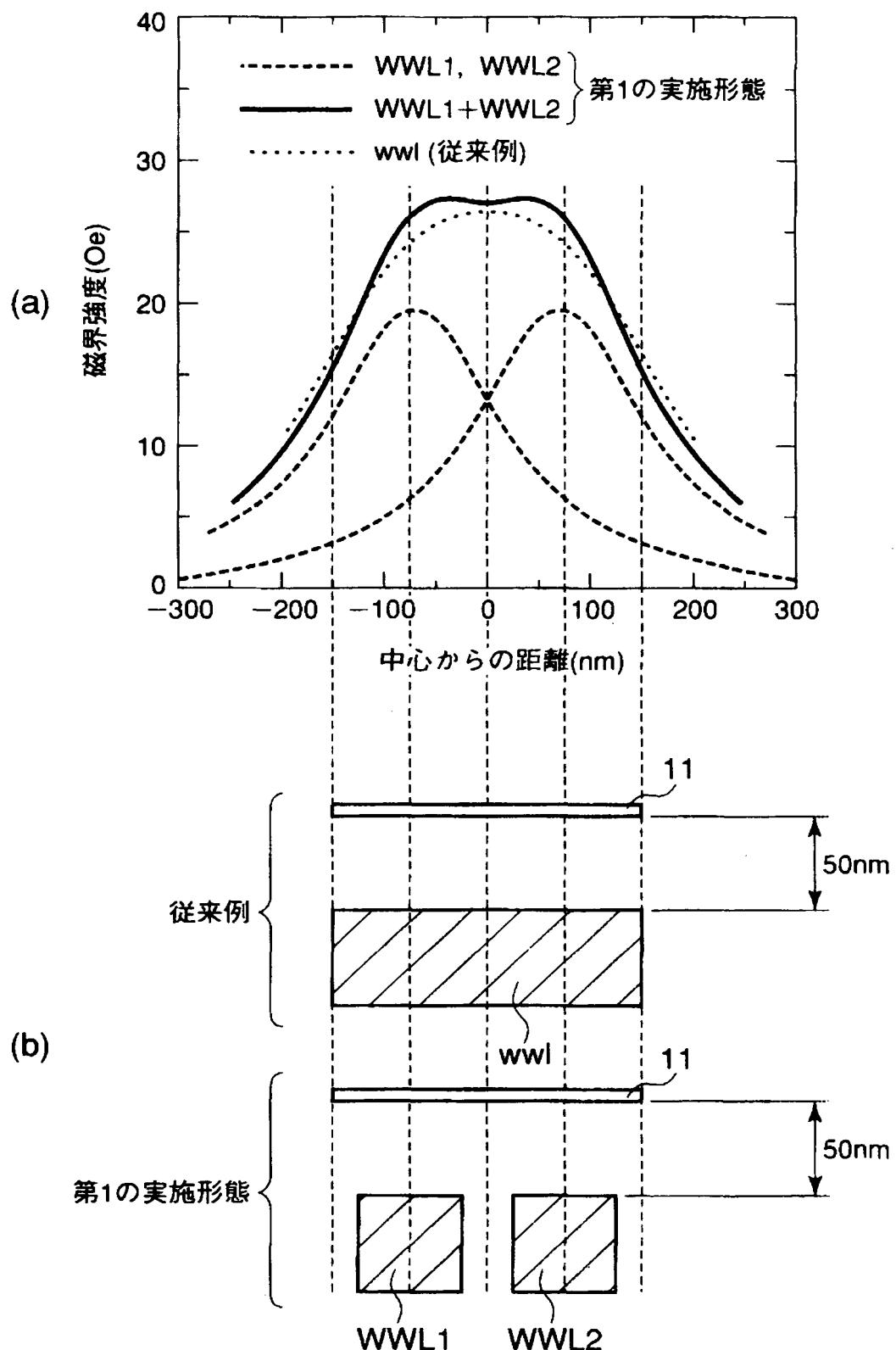
【図2】



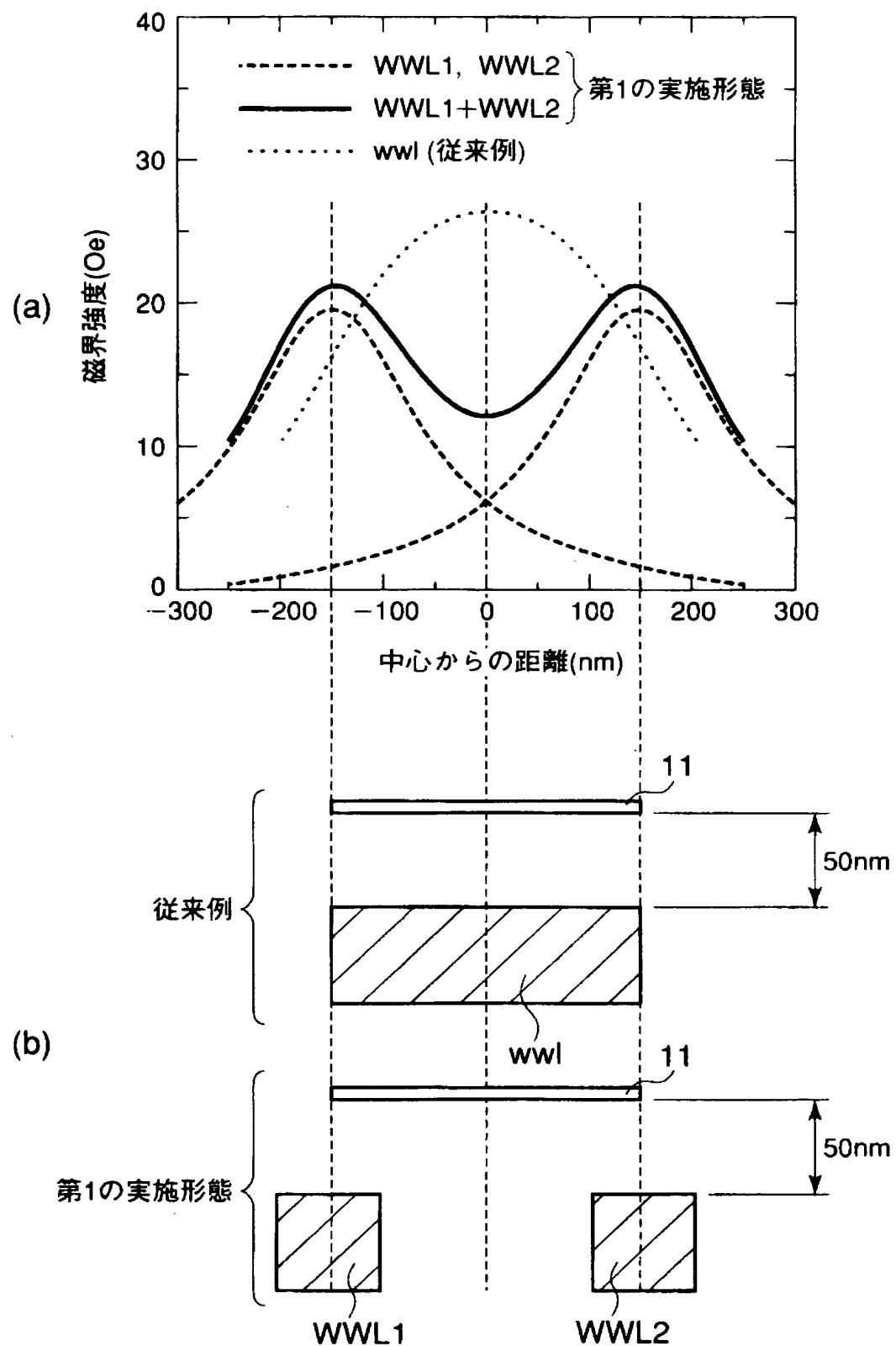
【図3】



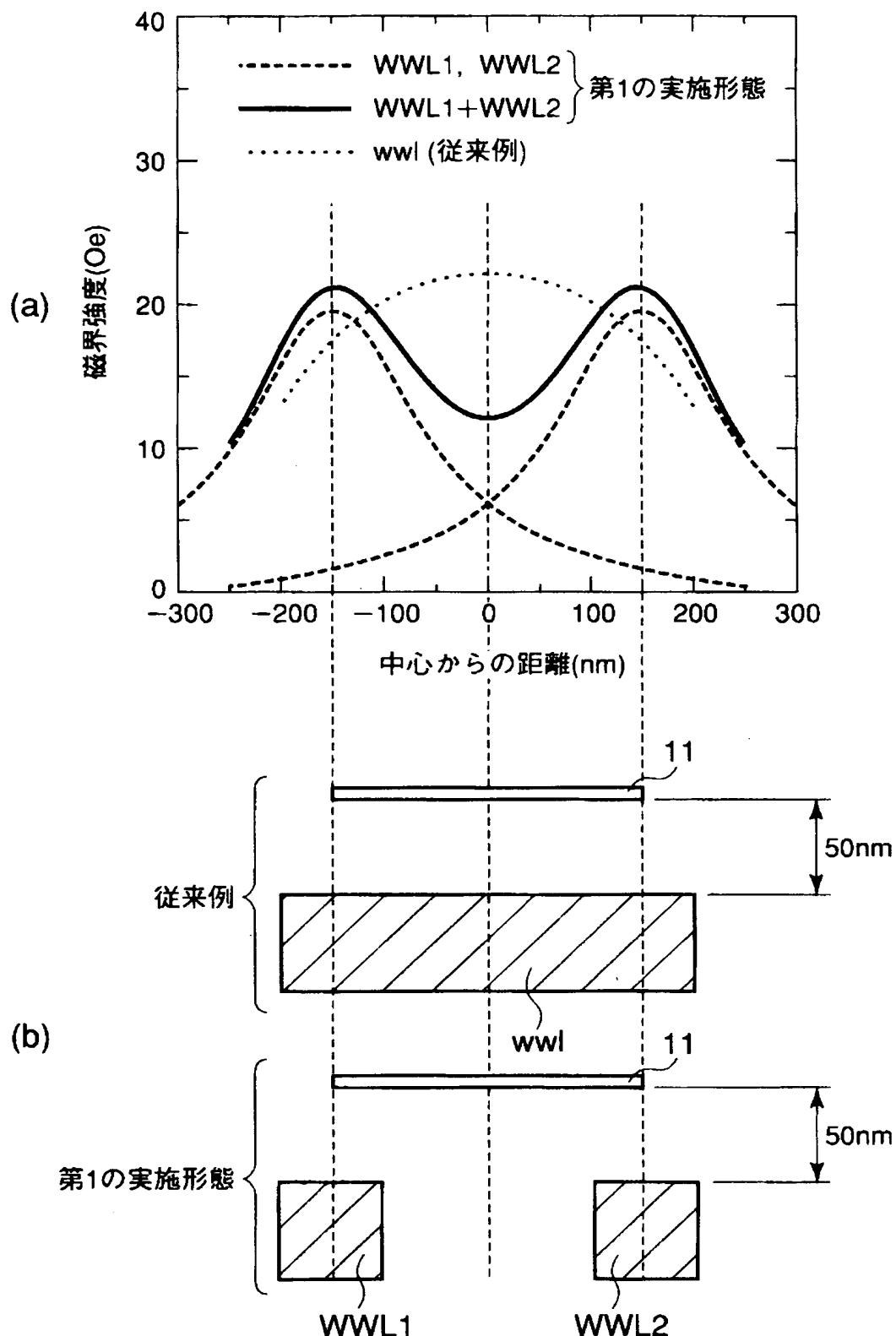
【図4】



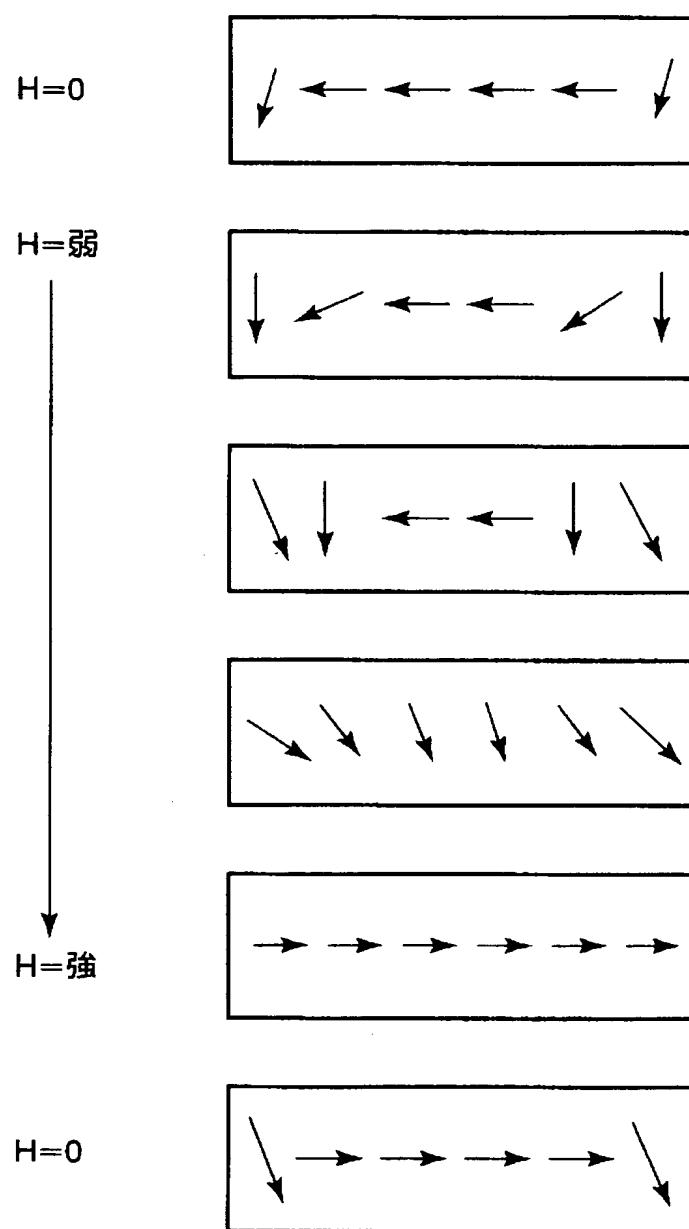
【図5】



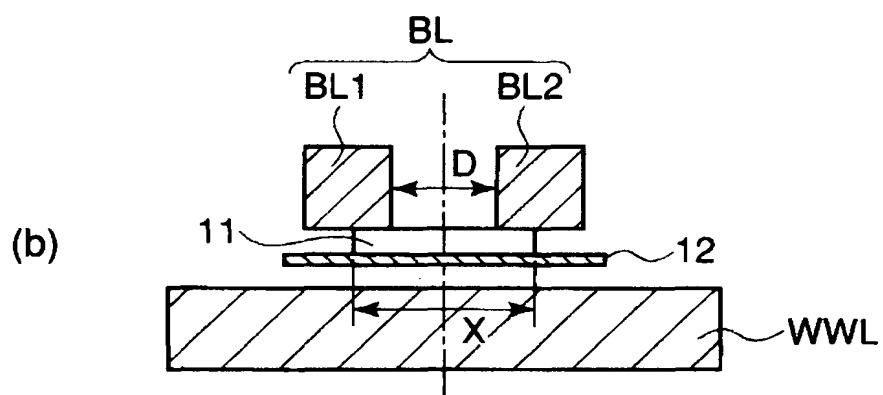
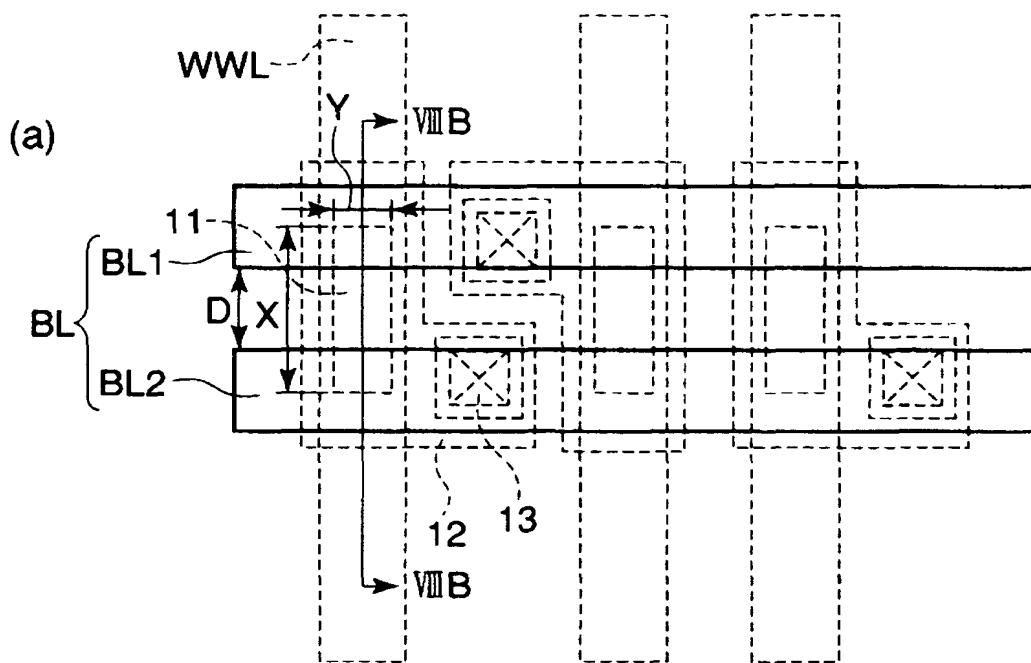
【図6】



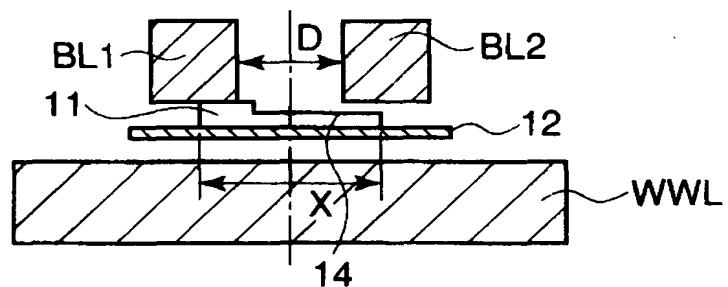
【図7】



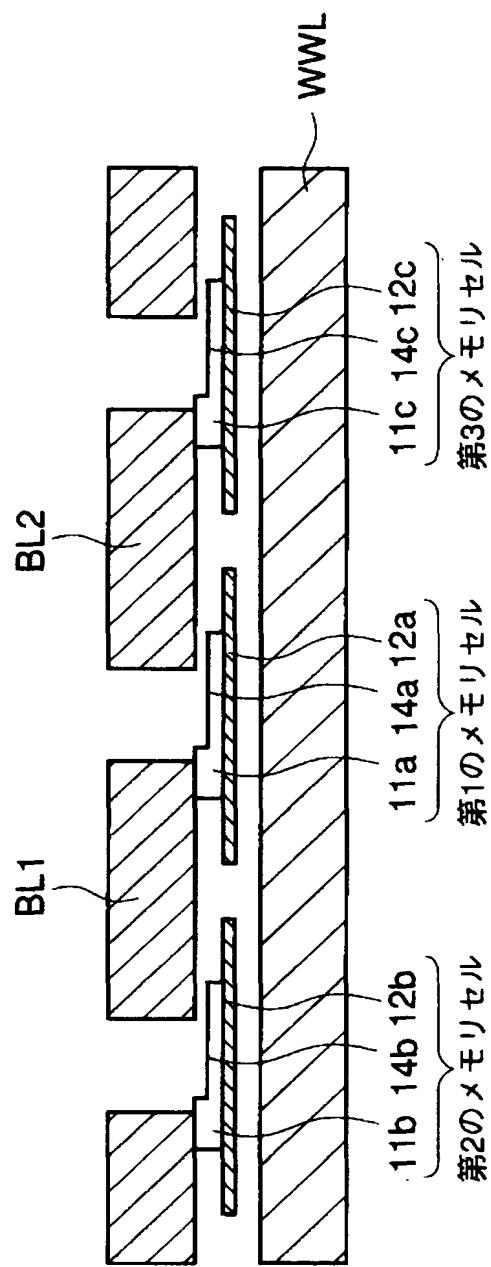
【図8】



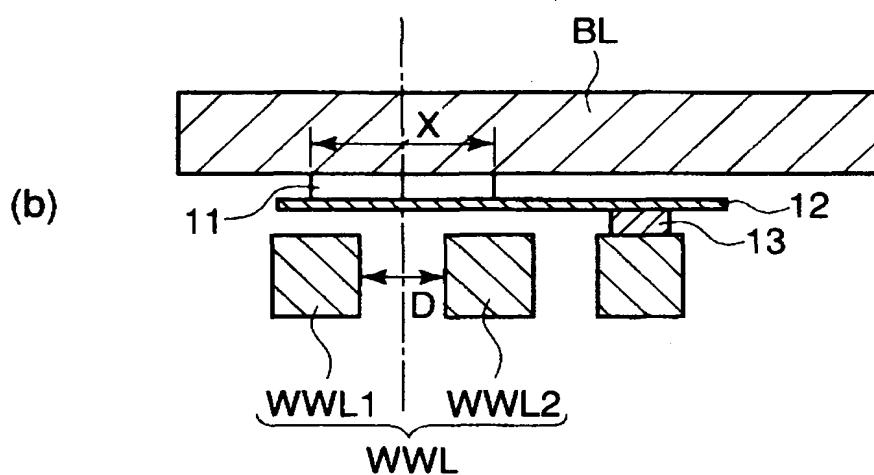
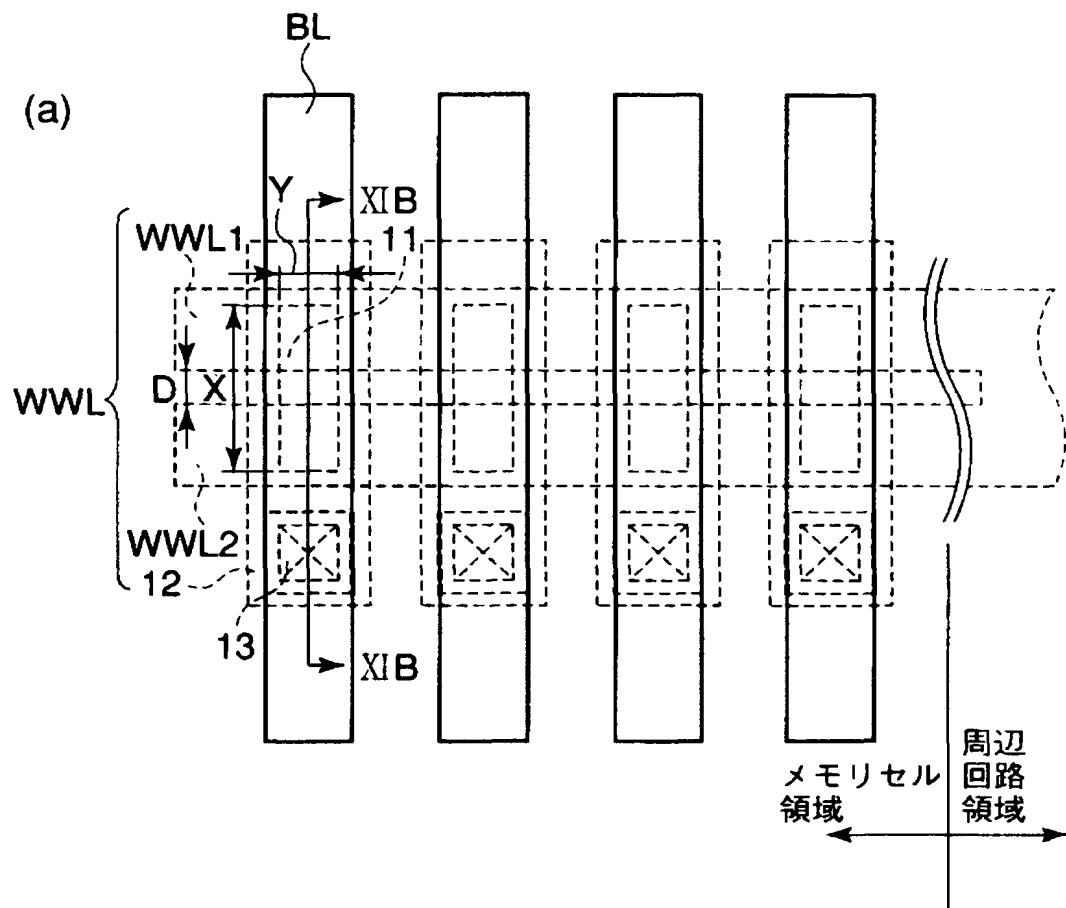
【図9】



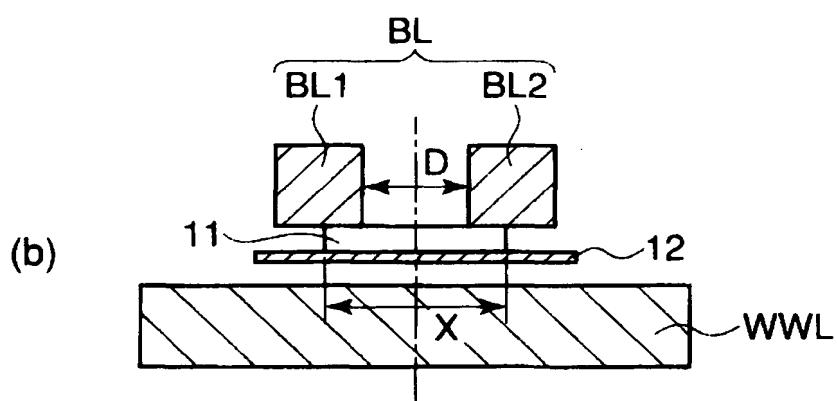
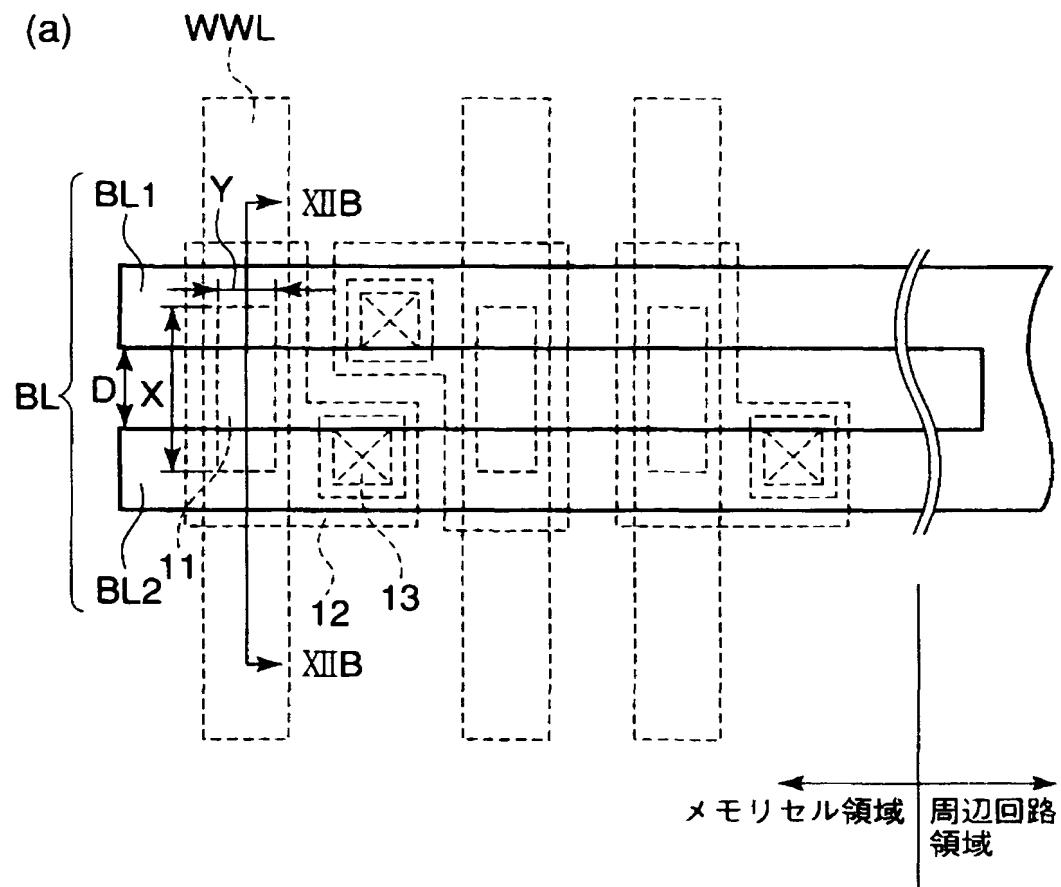
【図10】



【図11】

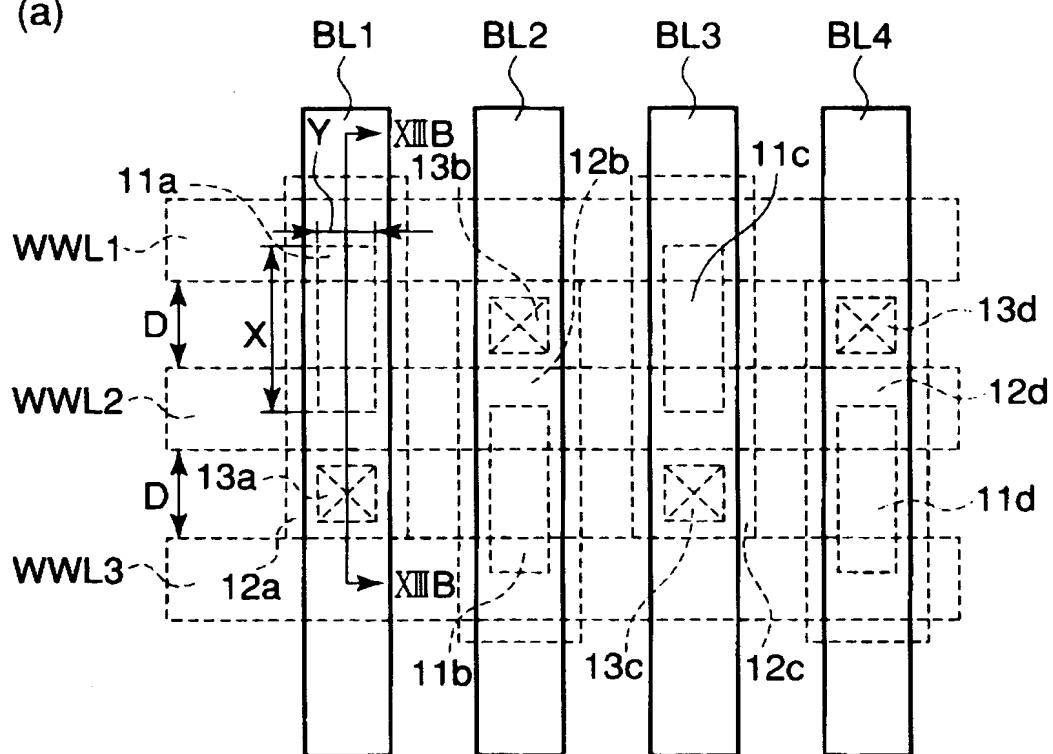


【図12】

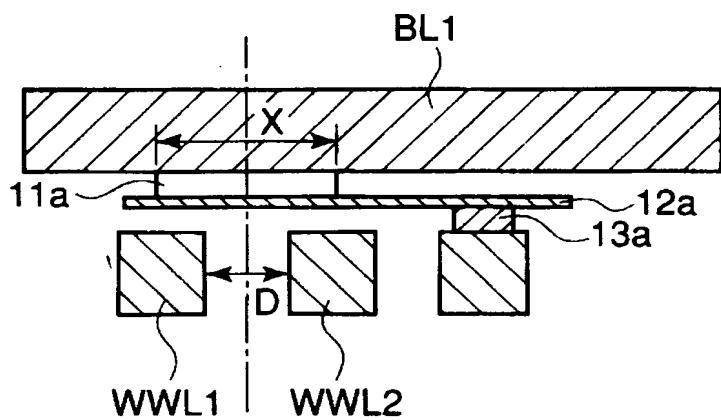


【図13】

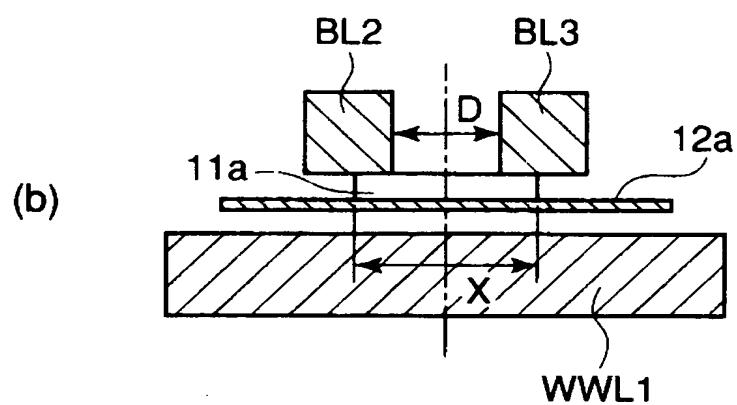
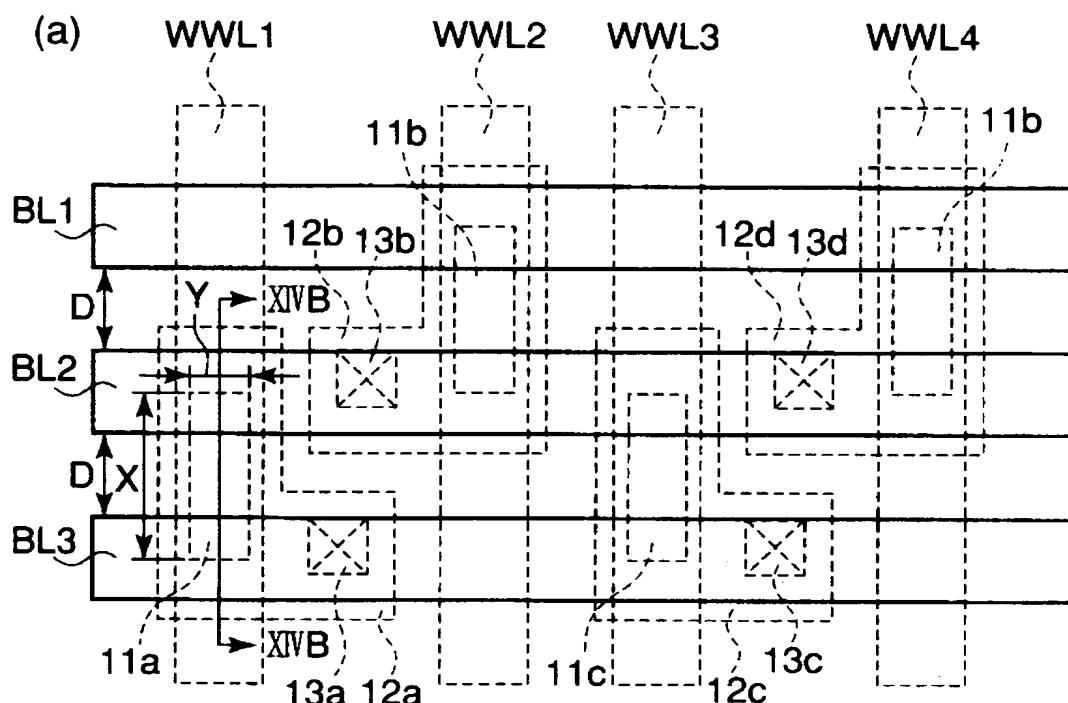
(a)



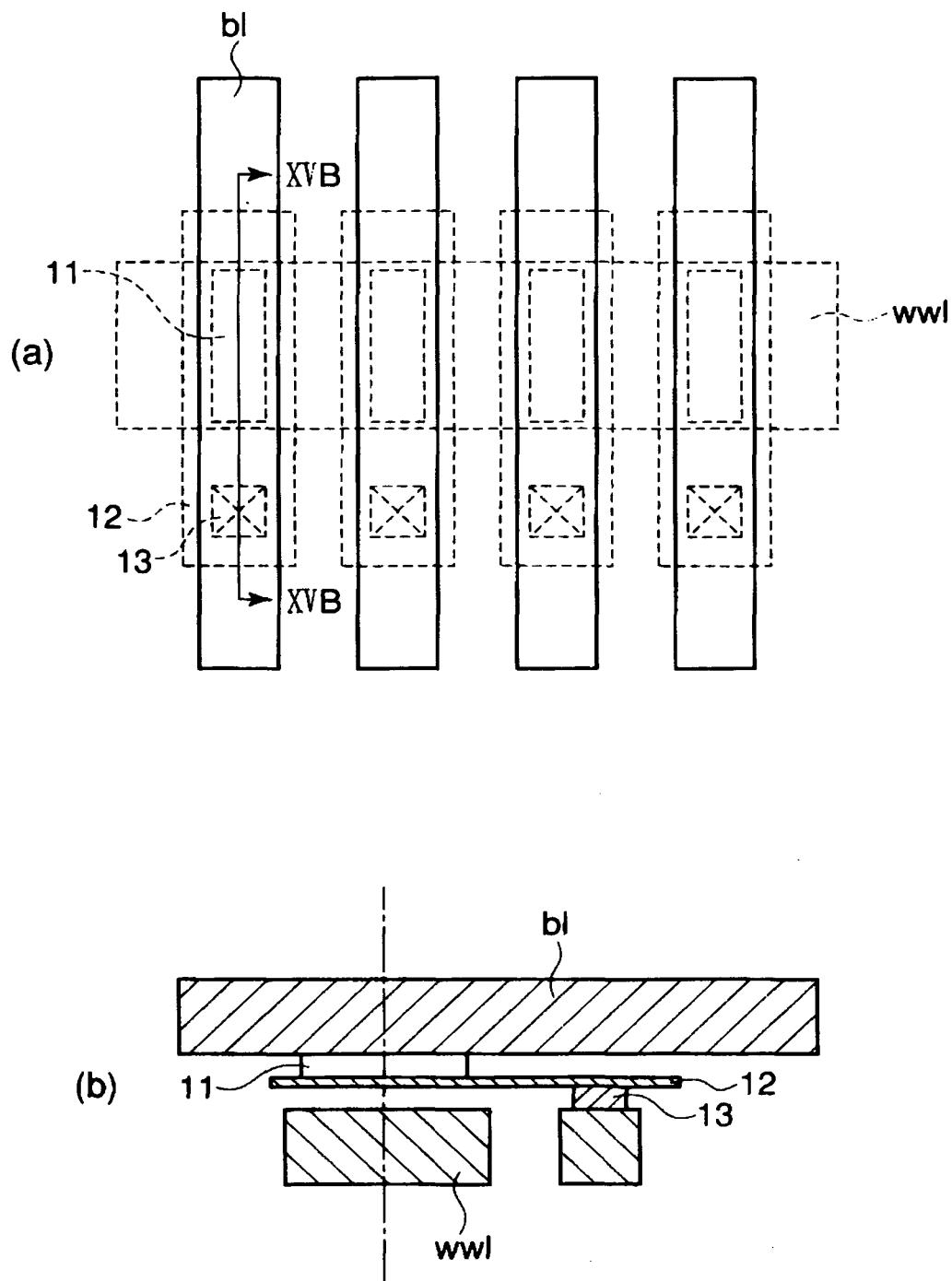
(b)



【図14】



【図15】



【書類名】 要約書

【要約】

【課題】 書き込み電流を低減することが可能な磁気記憶装置を提供する。

【解決手段】 磁気記憶装置は、第1の方向に延在され、この第1の方向と異なる第2の方向に複数に分割された第1の配線WWL1, WWL2と、第2の方向に延在された第2の配線BLと、第1のメモリセル領域内の第1及び第2の配線WWL1, WWL2, BLの交点近傍に配置され、分割された第1の配線WWL1, WWL2を跨ぐ第1の磁気抵抗効果素子11とを具備する。

【選択図】 図1

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 2001年 7月 2日

[変更理由] 住所変更

住 所 東京都港区芝浦一丁目1番1号

氏 名 株式会社東芝